

「知」の総合力としての **CMP** 技術

佐々木 元
プラナリゼーション **CMP** 委員会顧問
(日本電気株式会社 代表取締役会長)

本稿執筆時点で最新のWS T S（世界半導体市場統計）発表データによると、2003年11月度の世界半導体市場は、出荷高で157億ドルに達し、前年同月比26.3%の力強い成長を記録した。世界の半導体生産ラインはフル稼働の状態にあり、この勢いは引き続き今年一年を通して持続されるものと見込まれている。中でも特筆すべきは、成長率の地域別比較において、日本がトップにランク（同34.0%成長）されたことである。

薄型テレビやDVD、デジタルカメラ、多機能携帯電話等、“日本発”の購買意欲を駆り立てる魅力的なデジタル製品が次々と市場に現れ、それらが日本国内で生産される形で、産業全体の回復軌道が本物であることが実感できる状況になってきた。いずれの製品においても、その競争力、言い換えれば消費者、顧客にとってのニーズの充足を実現しているのが他にもない、最先端半導体デバイスである。

デザインルールは90nmを経て、65nm、45nmの量産・実用化を照準に捉えつつあるが、ここにおいて一段とその重要度を増しているのがCMP技術である。これまでの人生の半分以上を半導体とともに歩んだ筆者にとって、21世紀を迎えた今日にいわゆる前工程において、CMPというシリコンウェハーに機械的に接触するプロセスがこのようなキーテクノロジーとなろうとは、まさに技術の“革新”の威力を思い知る。

プロセスの進化、Cu配線のデファクト化、ウェハーの大口径化等によってCMP技術は、12年前の誕生当時の“附加的な技術”としての位置づけから、ライン全体の生産性を左右し、半導体メーカーの業績そのものの優劣を決する“コア技術”へと変貌した。もとよりわが国半導体産業は、その草創期より現場の英知を結集してラインを磨き上げ、歩留まりに代表される生産性の向上を通して世界的な競争力を確立した。しかし90年代はそうしたノウハウの製造装置への「化体化」により、資本力に富むコンペチターの攻勢を受けて相対的な競争力の後退を余儀なくされたのである。

しかしいま再び、競争力の源泉はCMP技術の洗練化という形で現場に回帰した。Low-k

材料の採用と低圧化技術の関係をどうするか。その一方で成膜の密着性をいかに確保するか。あるいはまた、CMP装置の性能向上にとどまらず、スラリーという材料に技術優位性をいかに具現化していくのか。ライン全体の生産性を維持するために、装置自体の安定性を高めるにはどうすればいいのか。

無数のパラメータの組み合わせから、時間とリソースの制限のもとで最適解を見いださねばならないのであり、得られた解は他者には再現することのできない“独自解”となる。故に、単なる振り子の揺り戻し現象ではない。材料メーカーとのコラボレーションにせよ、技術部門と製造部門の知の融合にせよ、80年代とは比較にならない深化が要求される。すなわち半導体メーカー、材料メーカー、装置メーカーが一体となった、知の総力戦の場がこれからのCMP技術領域である。それぞれの技術者にとって、膨大な異分野の知識・情報の中から何を選び取り、問題解決へと応用しうるかが問われているのである。プラナリゼーションCMP応用専門委員会の活動が、そうした技術者の日々の取り組みに最大限の追い風となることを期待したい。